

Pedro Enrique López, Antonio L. Rodríguez

Title: Un patrón de diseño para desarrollo de aplicaciones multihilo orientadas a componentes, en el ámbito de la visión por computador

Abstract:

Se presenta un patrón de diseño para programación multihilo orientada a tareas, cuya característica principal es la facilidad de uso para el programador no experimentado en paralelismo. El patrón es además una solución altamente reusable, en la que los hilos se consideran como componentes software independientes, encapsulados, y con un interfaz de entrada/salida bien definido, que aíslan completamente al programador de los detalles de bajo nivel relacionados con la compartición segura de la memoria y la sincronización. A pesar de proporcionar únicamente una solución paralela inicial sencilla, posiblemente algo desbalanceada, si se programa respetando ciertas recomendaciones, el propio scheduler del sistema operativo puede realizar un buen trabajo de aprovechamiento de las CPUs disponibles, incrementando el speedup obtenido. Además, y para casos más problemáticos, la técnica es perfectamente compatible con otras soluciones de grano más fino, pero que como contrapartida exigen habilidades más específicas del programador (p.e., OpenMP o Intel TBB). El patrón se basa en la conocida técnica del pipelining, pero incluyendo diversas características adicionales, como la posibilidad de incluir comunicaciones asíncronas entre tareas y la orientación a eventos, entre otras. La implementación se basa en sendas técnicas de sincronización distribuida entre tareas y de compartición eficiente de la memoria, dirigidas a minimizar la sobrecarga global. Todo ello hace del patrón una solución especialmente adecuada para aplicaciones repetitivas, con posibles restricciones de tiempo real y que necesitan ser monitorizadas por un interfaz interactivo, como el proceso de señal o la visión por computador, por ejemplo. Sin embargo, y a pesar de haber sido diseñado inicialmente para este tipo de aplicaciones, puede resultar también de utilidad en ámbitos más generales, que puedan ajustarse a un esquema de procesamiento similar.

Affiliation: Departamento de Ingeniería y Tecnología de Computadores, Universidad de Murcia